

**Datum:**  
**Inventarnummer:** I0770  
**Standort:** V4-B5  
**Objekt:** Intel Pentium  
**Hersteller:** Intel  
**Model:** Pentium 90, P54C  
**Baujahr:** 1994  
**Seriennummer:**  
**Masse:** 50mm x 50mm x 8mm (L/B/H)  
**Gewicht:** 66gr.

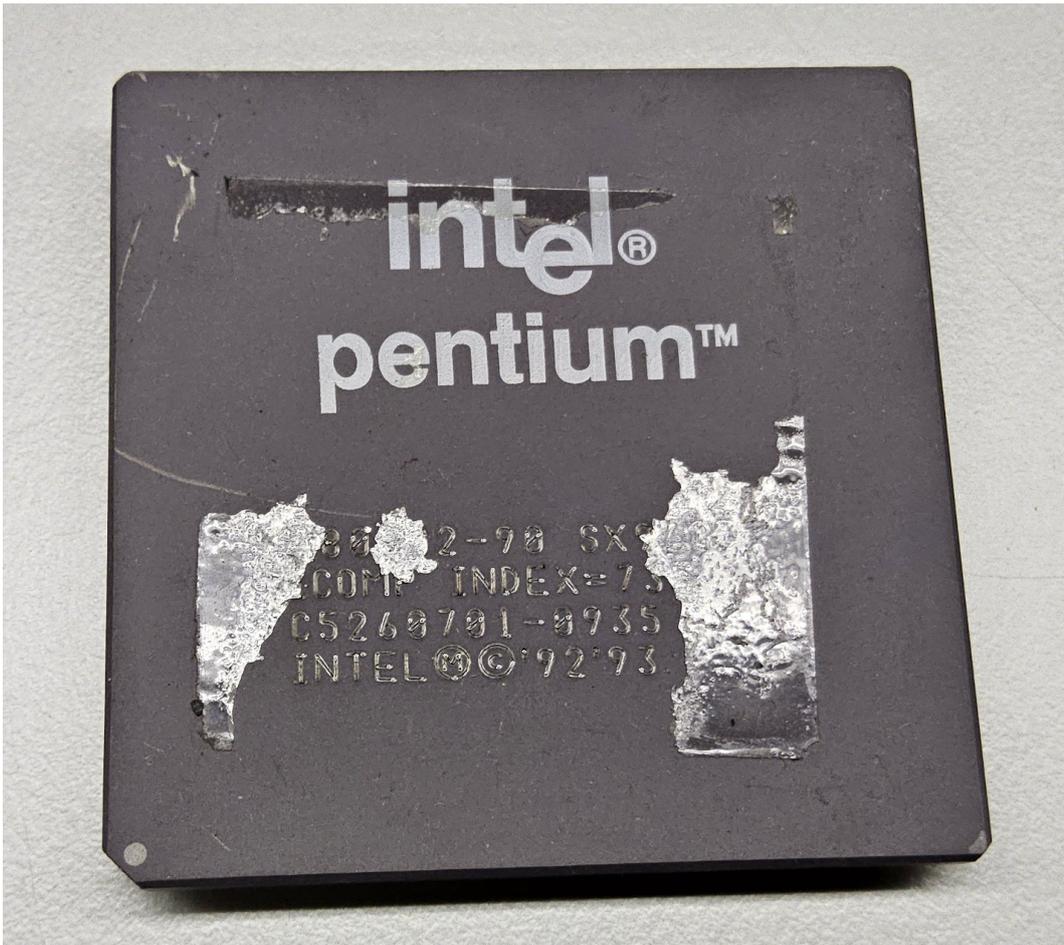
**Kommentar:**

Markteinführung der Intel Pentium Prozessoren war im März 1993.

Sie waren die direkten Nachfolger der i486.

Doch anstatt das Namenschema beizubehalten wählte Intel einen markenrechtlich schützbaeren Begriff („Pentium“) um ihn als Marke bis 2022 zu nutzen.

Diese intern als P5 bezeichnete 5. Prozessorgeneration wartete mit einigen Neuerungen auf.



Der Pentium erschien als der erste superscalare CISC-Prozessor der Welt. Man integrierte hier RISC-Technologie, ohne dabei die Abwärtskompatibilität zum 486er zu verlieren.

Der 486er besitzt eine gegenüber klassischem RISC-Design erweiterte 5-stufige Pipeline (Fetch, Decode 1, Decode 2, Execute, Write Back). Der Pentium hat auch diese erweiterte 5-stufige Pipeline, bekam aber zwei Execution-Units, U und V, die gewisse (paarbare) Befehle superscalar, also parallel/gleichzeitig ausführen konnten.

Die hier vorgestellte Pentium CPU ist eine, 1994 auf der CeBIT präsentierte Variante P54C mit einer Taktfrequenz von 90 Mhz. (ohne integrierten Kühlkörper = Goldkappe)

Im Gegensatz zum P5 hat der P54C einen On-Chip-APIC (Advanced programmable Interrupt Controller) und ist somit von Haus aus Multiprozessorfähig.

Zu dem konnte die Versorgungsspannung auf 3,3 Volt gesenkt werden.

Außerdem hatte diese Version einen entkoppeltem CPU- und Bustakt. Auch dieses Mal waren, wie schon zur P5 Markteinführung, neue Mainboards nötig, auf denen, passend zu den jetzt 296 Pins, ein Socket 5 sein musste. Es wurden CPUs mit Taktraten von 75MHz bis 200MHz hergestellt die, mittels „Jumper“ genannter Steckbrücken auf dem Mainboard, auf ihre richtige Frequenz eingestellt werden mußten.



### **Eckdaten P5 allgemein:**

P5 superscalare Mikroarchitektur

3.100.000 Transistoren

0,8 µm Bi-CMOS Fertigungstechnologie

64 Bit Datenbus

32 Bit Adressbus

MMU (Memory Management Unit)

16 KB L1 Cache (jeweils 8 KB Befehls- und write-back Daten-Cache)

unterstützt bis zu 4 GB Speicher

Pentium Prozessoren mit Produktionsdatum vor 12.1994 enthalten einen Fehler in der FPU, die bei bestimmten Divisionen falsche Ergebnisse errechnet.

### **Eckdaten P54C-90:**

CPU-Typ:	296-pin SPGA
Kern:	P54C
Sockel:	5/7
CPU-Takt:	90 MHz
Taktmultiplikator:	x 1,5
Bustakt:	60 MHz
Busbreite:	64/32 Bit
Level1 Cache:	16 Kb (8/8)
Transistoren:	3.300.000
Technologie:	Bi-CMOS 0,6 $\mu$ m
Spannung:	3,3 Volt
sSpec:	SX968
Produktionsdatum:	40(1995)
FDIV-Bug:	nein

### **Was ist der FDIV-Bug?:**

Es ist einer der berühmtesten Bugs der Computergeschichte: 1994 wurde bekannt, dass der Pentium 60 Gleitkommazahlen nicht immer richtig dividiert.

Die Bezeichnung FDIV stammt daher, dass der Fehler bei der Division mancher Gleitkommazahlen auftrat: Floating Point Divides, „FDIV“.

Entdeckt hatte diesen Fehler ein Mathematikprofessor der Uni Lynchburg.

Intel versuchte zunächst, den Fehler herunterzuspielen, erntete aber stattdessen das, was man heute einen Shitstorm nennt. In der Folge legte Intel ein teures Austauschprogramm auf.

Wichtiger jedoch: Man gelobte, in Zukunft öffentlich transparenter über Prozessorfehler zu berichten. Das war die Geburtsstunde der euphemistisch sogenannten "Specification Updates"